

Circuits logiques

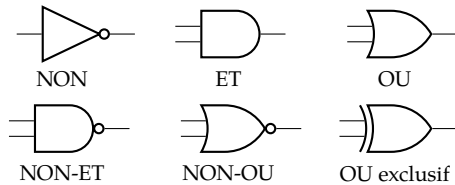
Fiche de synthèse

① DES TRANSISTORS AUX PORTES

Définition 1 (Transistor et porte logique) Un **transistor** est un interrupteur commandé électriquement : selon le signal reçu, il laisse passer ou bloque le courant. En assemblant des transistors, on construit des **portes logiques**, qui réalisent les opérations booléennes.

Une puce Apple M2 (2022) contient environ 20 milliards de transistors, gravés à 5 nanomètres.

② LES PORTES



Porte	Expression	Sortie à 1 quand
NON	$\bar{a}$	a vaut 0
ET	$a \cdot b$	les deux entrées valent 1
OU	$a + b$	au moins une entrée vaut 1
NON-ET	$\overline{a \cdot b}$	au moins une entrée vaut 0
NON-OU	$\overline{a + b}$	les deux entrées valent 0
OU exclusif	$a \oplus b$	exactement une entrée vaut 1

Le petit cercle en sortie d'une porte indique une négation. Ces symboles sont ceux de la norme américaine ; la norme européenne dessine des rectangles. La porte XNOR, non-OU exclusif, vaut 1 quand les deux entrées sont égales.

③ CIRCUITS COMBINATOIRES

Définition 2 (Circuit combinatoire) Un **circuit combinatoire** est un assemblage de portes dont les sorties ne dépendent que des valeurs actuelles des entrées : il n'a pas de mémoire.

À retenir. Analyser un circuit. Écrire l'expression de la sortie en suivant les portes de l'entrée vers la sortie, puis dresser la table de vérité, une colonne par résultat intermédiaire. Les lois de De Morgan permettent ensuite de simplifier : $\overline{\overline{a} + \overline{b}} = a \cdot b$.

À retenir. Concevoir un circuit. Dresser la table de vérité voulue ; pour chaque ligne où la sortie vaut 1, écrire le produit des entrées, chacune niée si elle vaut 0 ; faire la somme de ces produits, puis simplifier. Le vote majoritaire à trois entrées, qui vaut 1 si au moins deux entrées valent 1, se simplifie en $M = a \cdot b + a \cdot c + b \cdot c$.

Le OU exclusif se construit avec des portes ET, OU et NON : $a \oplus b = \bar{a} \cdot b + a \cdot \bar{b}$.

④ CIRCUITS ÉLÉMENTAIRES

- Le **demi-additionneur** additionne deux bits a et b . Il donne la somme $S = a \oplus b$ et la retenue $C = a \cdot b$: $1 + 1 = 10_2$ donne $S = 0$ et $C = 1$.
- L'**additionneur complet** additionne trois bits, a , b et une retenue entrante. Il se construit avec deux demi-additionneurs et une porte OU ; en en enchaînant plusieurs, on additionne des nombres de plusieurs bits.
- Le **multiplexeur 2 vers 1** recopie l'entrée e_0 si le signal de sélection s vaut 0, l'entrée e_1 s'il vaut 1 : $Y = \bar{s} \cdot e_0 + s \cdot e_1$. C'est un aiguillage.

a	b	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

À retenir.

- Les portes logiques, faites de transistors, réalisent NON, ET, OU, NON-ET, NON-OU et OU exclusif.
- Un circuit combinatoire s'analyse par son expression et sa table de vérité.
- Le demi-additionneur donne $S = a \oplus b$ et $C = a \cdot b$.